

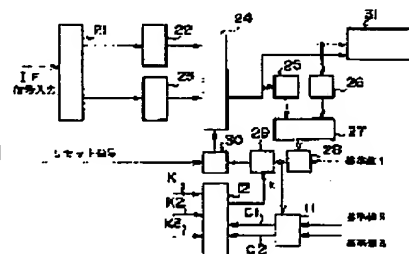
(11)Publication number : 06-216954
(43)Date of publication of application : 05.08.1994

H04L 27/22
H03G 3/20
H03G 3/30
H04J 3/00
H04L 25/03

(71)Applicant : NEC CORP
(72)Inventor : OTANI SUSUMU
TSUDA HIROKI
UCHIKAWA SETOMI
KORIN SUMISU

PURPOSE: To have a fast response characteristic by an AGC loop at the time of requiring the fast synchronism in the initial state and to let the AGC loop band minimize and eliminate an influence of the loop noise after the fast response.

CONSTITUTION: The output signal of a sub-synchronous demodulating circuit 21 which shifts the frequency of a burst modulated wave signal to a base band signal is converted to a digital signals by A/D conversion circuits 22 and 23, and the output signals of these circuits 22 and 23 and the output signal of an integrating circuit are inputted to multiplying circuit 24. The level of the output signal of a subtracting circuit 28 which receives the output signal of the circuit 24 through square circuits 25 and 26 and obtains the difference between this output signal and a reference signal is decided to three kinds of areas separated by reference values 2 and 3 by an area discriminating circuit 11. A selecting circuit 12 which receives the signal from the area discriminating circuit 11 selects three kinds of loop constants K1, K2, and K3. The output signal of a multiplying circuit 29 which multiplies the output signal of the selecting circuit 12 by that of the subtracting circuit 28 is integrated by an integrating circuit 30 to drive a multiplying circuit.

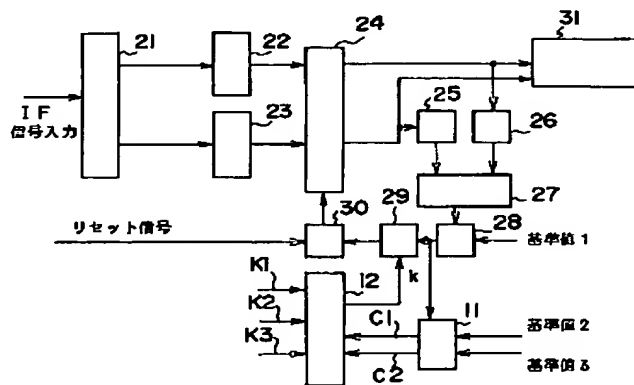


[Date of request for examination]	21.01.1993
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	2500577
[Date of registration]	13.03.1996
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C): 1998,2003 Japan Patent Office

Best Available Copy

(11)特許出願公開番号



【特許請求の範囲】

【請求項1】 間欠的に送信されるバースト変調波信号を入力とし該バースト変調波信号をベースバンド帯信号に周波数推移させる準同期復調回路と、該準同期復調回路の出力信号をディジタル信号に変換するA/D変換回路と、該A/D変換回路からの出力信号と積分回路の出力信号とを入力とし乗算操作を行う第1の乗算回路と、該第1の乗算回路の出力信号を2乗する2乗回路と、該2乗回路の出力信号から予め定められた基準信号との差を求めるディジタル型の減算回路と、該減算回路出力信号のレベルに予め定められた第1の基準値と第2の基準値で区分される3種類の領域に判定する領域判定回路と、該判定回路の出力信号を入力として予め定められた3種類のループ定数K1、K2、K3を選択する選択回路と、該選択回路の出力信号と前記減算回路の出力信号とを乗算する第2の乗算回路と、該第2の乗算回路の出力信号を積分し前記第1の乗算回路を駆動する前記積分回路とで構成され、前記ループ定数K1、K2、K3の関係は $K1 \gg K2 \geq K3$ とし、前記第1の基準値は第2の基準値より大きく設定し、前記選択回路は、前記減算回路の出力信号が前記第1の基準値より大きい場合にループ定数K1を選択し、前記減算回路の出力信号が前記第2の基準値より小さい場合にループ定数K3を選択し、かつ、前記減算回路の出力信号が前記第1の基準値と前記第2の基準値との間の値である場合にループ定数K2を選択することを特徴とするバースト信号用AGC回路。

【請求項2】 前記積分回路は、通話開始時に一度積分値がリセットされることを特徴とする請求項1に記載のバースト信号用AGC回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、ボイスアクティベーション、スロットイドアロハ、TDMA等のバースト信号復調復調器のバースト信号用AGC回路に関する。

【0002】

【従来の技術】 衛星通信システムで音声伝送する場合には話者の間欠発生特性から音声がある時のみ信号を送出し、音声が無い時間には信号送出を止めるボイスアクティベーション方式が衛星電力の有効利用に役立ち良く多用されている。

【0003】 この様な信号変調波は間欠的送信、即ちバースト信号となる。従って受信側ではバースト対応の復調器が必要であった。

【0004】 受信側は対向局が変わった場合、通信伝送路の伝搬ロス（各局ベース）の変動により受信レベルが変動する。一般には受信レベルが変動すると復調器の搬送波再生回路やクロック再生回路のループゲインが変動し安定な復調動作が出来なくなり振幅を一定に保つためのAGC操作が必要である。

【0005】 図2に従来のAGC回路の構成を示す。準同期復調回路21は、間欠的に送信されるバースト変調波信号（1F入力信号）を入力とし、その搬送波周波数にほぼ等しい直交した搬送波信号により準同期復調して2系列のアナログ信号に変換する。A/D変換回路22、23は、準同期復調回路21からの出力信号を複数ビットのディジタルデータ列に変換する。A/D変換回路22、23からのディジタルデータ列は乗算回路24に入力された後ディジタル処理型の復調器31に入力されると共に2乗回路25、26に入力される。乗算回路24の出力は受信信号を2乗した出力を生成するために各データ列の電力を求める。この乗算回路24からの各データ列の電力は加算回路27により加算され乗算回路24の出力の受信信号の電力が求められる。加算回路27の出力受信電力を受けた減算回路28は、AGCループが設定しようとしている電力の基準値1との差を求める。この減算回路28により得られた差はループの利得を決定する乗算回路29で固定定数kが乗算された後積分器30に入力される。積分回路30は乗算回路29の出力を積分し乗算回路24を駆動し減算回路28の出力がゼロとなるようにAGCループが構成される。

【0006】 このようなAGCループはループの反響速度はループ利得kによって決定される。kが大きければ大きいほどループの応答速度は早くなり、小さくなればなるほど応答速度は遅くなる。

【0007】

【発明が解決しようとする課題】 従来のバースト信号用AGC回路においては、バースト信号に対応させるには一般にループの応答速度を早くする必要が有るが、ループ応答を早くすることはループ帯域を大きくする事と等価であるため、ループ内を通過する信号の振幅変動成分や受信信号に重畳される雑音成分もループを通過し、乗算回路にて受信信号に付加されるため信号品質の劣化も生じる。このことから、バースト信号に高速に対応させるには限界があった。

【0008】 本発明の課題は、初期状態において高速同期が必要な場合には、AGCループは高速応答特性を持ち、高速応答後にはAGCループ帯域が最小となりループ雑音の影響も無くなるバースト信号用AGC回路を提供することにある。

【0009】

【課題を解決するための手段】 本発明によれば、間欠的に送信されるバースト変調波信号を入力とし該バースト変調波信号をベースバンド帯信号に周波数推移させる準同期復調回路と、該準同期復調回路の出力信号をディジタル信号に変換するA/D変換回路と、該A/D変換回路からの出力信号と積分回路の出力信号とを入力とし乗算操作を行う第1の乗算回路と、該第1の乗算回路の出力信号を2乗する2乗回路と、該2乗回路の出力信号から予め定められた基準信号との差を求めるディジタル型

の減算回路と、該減算回路出力信号のレベルに予め定められた第1の基準値と第2の基準値で区分される3種類の領域に判定する領域判定回路と、該判定回路の出力信号を入力として予め定められた3種類のループ定数 K_1 、 K_2 、 K_3 を選択する選択回路と、該選択回路の出力信号と前記減算回路の出力信号とを乗算する第2の乗算回路と、該第2の乗算回路の出力信号を積分し前記第1の乗算回路を駆動する前記積分回路とで構成され、前記ループ定数 K_1 、 K_2 、 K_3 の関係は $K_1 > K_2 \geq K_3$ とし、前記第1の基準値は第2の基準値より大きく設定し、前記選択回路は、前記減算回路の出力信号が前記第1の基準値より大きい場合にループ定数 K_1 を選択し、前記減算回路の出力信号が前記第2の基準値より小さい場合にループ定数 K_3 を選択し、かつ、前記減算回路の出力信号が前記第1の基準値と前記第2の基準値との間の値である場合にループ定数 K_2 を選択することを特徴とするバースト信号用AGC回路が得られる。

【0010】また、本発明によれば、前記バースト信号用AGC回路において、前記積分回路は、通話開始時に一度積分値がリセットされることを特徴とするバースト信号用AGC回路が得られる。

【0011】

【実施例】次に本発明の1実施例を図面に基いて説明する。

【0012】図1は、本発明の1実施例を示すブロック図である。図1の実施例においては、図5の実施例と同一の構成要素には同一の符号が付される。図1の実施例は、図5の実施例に新たに領域判定器11と選択回路12が追加されている。

【0013】前記領域判定器11は、前記減算回路28の出力信号を基準値2と基準値3と比較することよりレベルを判定し3状態の信号に変換する。前記減算回路28よりの入力信号が基準値2、3に対して図1のように判定する。ここで C_1 、 C_2 は領域判定回路11の出力信号の2ビット信号である。前記基準値2は基準値3より大きく設定されている。領域判定回路11は、前記減算回路28の出力信号が基準値2より大きい場合に C_1 を0とし、 C_2 を0とし、前記減算回路28の出力信号が基準値3より小さい場合に C_1 を1とし、 C_2 を0とし、かつ、前記減算回路28の出力信号が基準値2と基準値3との間の値である場合に C_1 を0とし、 C_2 を1とする。

【0014】前記選択回路12は、前記減算回路28の出力信号を入力とし、入力符号 C_1 、 C_2 に対して、図3に示すようにループ定数 K_1 、 K_2 、 K_3 のいずれかを選択する。これらのループ定数 K_1 、 K_2 、 K_3 は、 $K_1 > K_2 \geq K_3$ という関係に設定されている。図3に示すように、前記選択回路12は、 C_1 が0であって C_2 が0である場合にはループ定数 K_1 を選択し、 C_1 が0であって C_2 が1である場合にはループ定数 K_2 を

選択し、 C_1 が1であって C_2 が0である場合にはループ定数 K_3 を選択回路選択する。

【0015】その結果、前記選択回路12は、前記減算回路28の出力信号が基準値2より大きい場合にループ定数 K_1 を選択し、前記減算回路28の出力信号が基準値3より小さい場合にループ定数 K_3 を選択し、かつ、前記減算回路28の出力信号が基準値2と基準値3との間の値である場合にループ定数 K_2 を選択する。選択回路12により、選択された信号はAGCループのゲインを決定する乗算回路29に入力される。

【0016】次に、本発明の実施例を具体的に詳細に説明する。

【0017】初めに本実施例が初めて信号を受信する場合、信号到達以前はせいぜい伝送路に存在する雑音成分が受信されているのみであるから受信電力は小さい。従って加算回路27に現れる値は基準値3よりも小さく減算回路28の出力は負の値になる。基準値2と基準値3を用いる領域判定器11は減算回路28の出力レベルが基準値3以下であれば図1に示すように $C_1 = 1$ 、 $C_2 = 0$ を出力する。

【0018】今選択回路12が図2に示すような選択を行うものとする、 K_3 が現れる。この K_3 は乗算回路29に入力される。前に述べたように $K_1 \sim K_3$ が $K_1 > K_2 \geq K_3$ という関係であると、AGCループは最小の帯域に保たれている。積分器30の入力は K_3 が小さな値になっていても乗算回路29の出力信号は負の値であるため（入力が小さい）入力信号を大きくしようと乗算回路24を最大利得を持つように制御する。

【0019】又、音声通信等では最初に通話が開始されるときにはシグナリング信号によって通話チャンネルが指定された後、実際の通信が開始される。この場合には図1の積分器30に接続されるリセット信号を用いて積分器30の値を乗算回路24の利得を最大とする値にセットすることが可能である。このようすを図4に示す。図4(a)は復調器が初めにA局と通信しその後B局と通信する場合について示したもので通話開始の前にリセット信号が入力される。A局との通信が終了し次にB局と通信する場合にも開始以前にリセット信号が入力される。図4(b)はA局の信号のようすを示したもので通話者の音声の発生に基づいてバースト信号が送出されているようすを示している。

【0020】信号が受信されると受信電力を示す加算回路27には乗算回路24が最大利得に設定されているため、大きな電圧が発生し減算回路28出力は正の大きな値になる。このレベルが図1に示す論理で基準値2を上まわれば $C_1 = 0$ 、 $C_2 = 0$ が領域判定され選択回路12を制御し図2に従って K_1 が選択される。この K_1 は大きな値を有しているため乗算回路29に入力された後はAGCループは高速ループとなる。

【0021】従って、入力信号に対して高速に応答す

る。ループが高速に応答すると乗算回路24によって復調器に入力される信号電力は急速に基準値に一致するため減算回路28の出力は絶対値として小さな値となる。この信号が領域判定回路11の基準値2を下回りK3より大きければ出力符号はC1=0、C2=1となり選択回路12を制御し、ループ定数K2が選択される。この時K2はK1に比して十分に小さな値であるため、AGCループ内の雑音も十分に小さな値となり信号劣化は最小に押さえられる。従って、高速同期が必要な場合にはAGCループの帯域が大きくなり、一旦引き込んだ後はAGCループは小さな帯域となり信号劣化が最小になる。

【0022】次にこの受信バーストが無くなった場合を考える。

【0023】受信信号がなくなると減算回路28の出力は負の値に保たれる。この場合には多くの場合減算回路28の出力は基準値3以下となり選択回路12はK3を選択し乗算回路29に inputs。K3は十分小さな値であるため乗算回路29に後続する積分回路30には非常に小さな値しか供給されないため積分回路30の値は長時間（ボイスフクティベーション信号バーストの間隔に比して）に渡ってほぼ一定に保たれる。従って乗算回路24の利得はバースト信号が有る場合とほぼ同じ値に保たれる。

【0024】このため、次に信号が受信された場合、乗算回路24の利得はほぼ理想の状態に保たれるため次の引き込みに要する時間は極めて短くなる。入力信号が全バーストに比して大きい場合には前述と同じく高速にAGCループが応答するようにループ定数K1が選択されるが、入力信号が前バーストに比して小さい場合にはこのままでは応答に時間がかかってしまうことがある。ボイスアクティベーション等のシステムでは送信局は同一局であるためそのレベル差は小さい後続の復調器に与える影響は殆ど無い。

【0025】しかしながら、回線によって次の受信バーストのレベルが復調器動作に悪影響を及ぼすようにかなり低下する場合には基準値3は復調器の下限レベル範囲に設定される。この場合、再び受信した信号が基準値2と基準値3の間にある事になり、領域判定器11は符号C1=0、C2=1を出力し表2に従って乗算器29にはK2が入力される。この場合、希望レベルに対するレ

ベル偏差は初期受信時に比して大幅に小さいためループ帯域はそれほど小さくなくても良い（高速に追従する必要は無い）。従って、K2はK1よりは大幅に小さくかつK3よりは大きな値が選定される。

【0026】よって次のバーストが希望値よりも低くてもすぐに復調器が安定に動作可能なレベルに設定される。

【0027】

【発明の効果】本発明は、初期状態において高速同期が必要な場合には、AGCループは高速応答特性を持ち、高速応答後はAGCループ帯域は最小となりループ雑音の影響も無くなる。また、本発明は、バースト信号受信後、バースト信号が無くなった場合にはAGCループは最小帯域に設定されるため利得制御用乗算器の利得は前バーストのレベルに対応して設定されるため、次のバースト信号受信時においても最初からほぼ目的レベルに近い値を復調器に供給する事ができる。更に、本発明は、バースト間に若干のレベル差が有る場合には中間的なループ帯域が選定されバースト間偏差も吸収される。

【図面の簡単な説明】

【図1】本発明の1実施例を示すブロック図である。

【図2】本発明の1実施例における領域判定回路11の動作を説明するための図である。

【図3】本発明の1実施例における選択回路12の動作を説明するための図である。

【図4】本発明の1実施例における積分回路30をリセットするタイミングを説明するための図である。

【図5】従来のバースト信号用AGC回路を示すブロック図である。

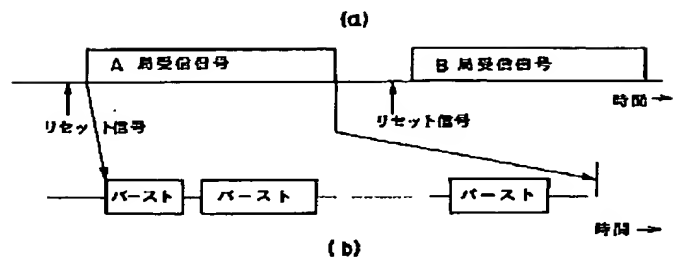
【符号の説明】

- 11 領域判定回路
- 12 選択回路
- 21 準同期復調回路
- 22, 23 A/D変換回路
- 24 乗算器回路
- 25, 26 2乗回路
- 27 加算回路
- 28 減算回路
- 29 乗算回路
- 30 積分回路

【図3】

入 力 符 号		出 力 値
C 1	C 2	
0	0	K 1
0	1	K 2
1	0	K 3

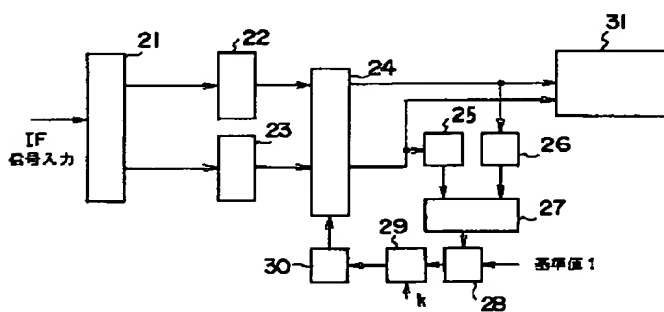
【图4】



【図 2】

領域判定器出力値		入力電圧
C1	C2	
0	0	基準値 2 以上
0	1	基準値 2 以下で基準値 3 以上
1	0	基準値 3 以下

【図5】



(72) 発明者 コリン スミス
東京都港区芝五丁目7番1号 日本電気株
式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.